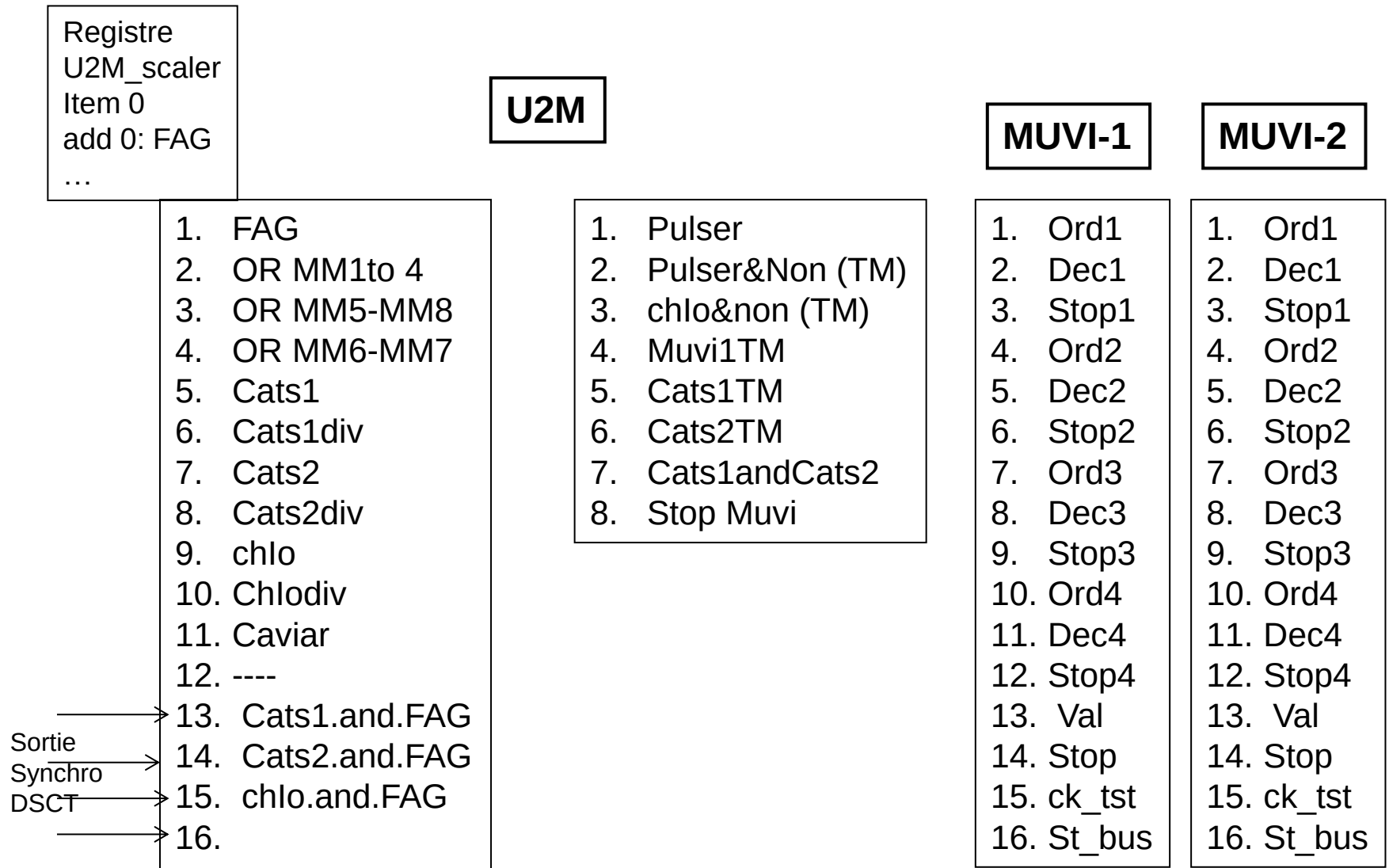


Electronics E748 scalers U2M à discuter/réviser

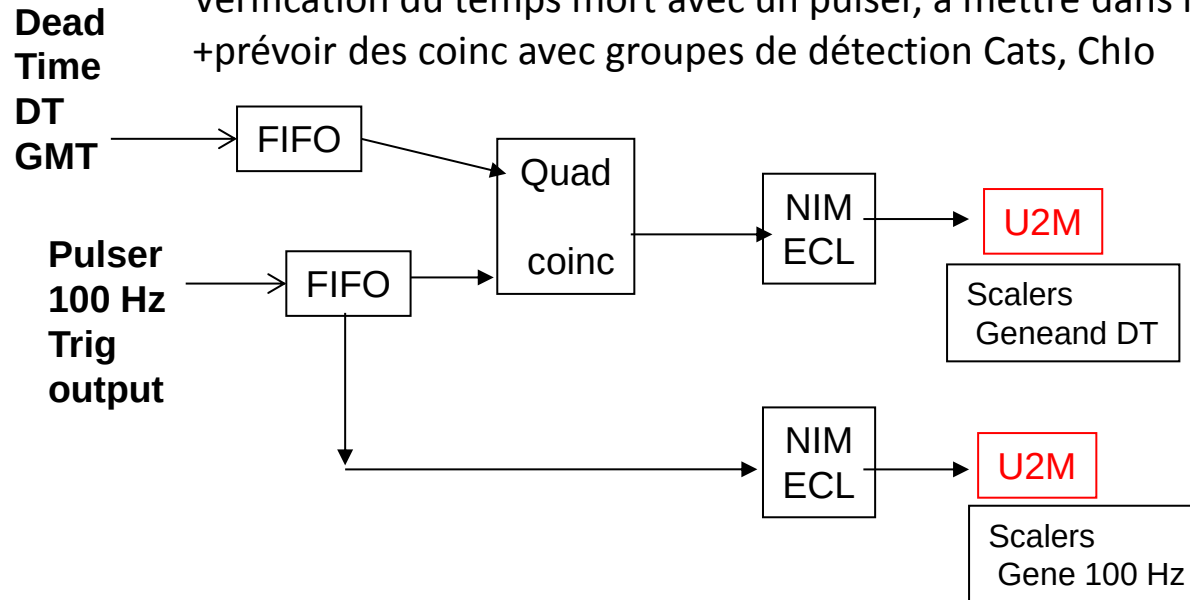


Réglages E748 à discuter/réviser

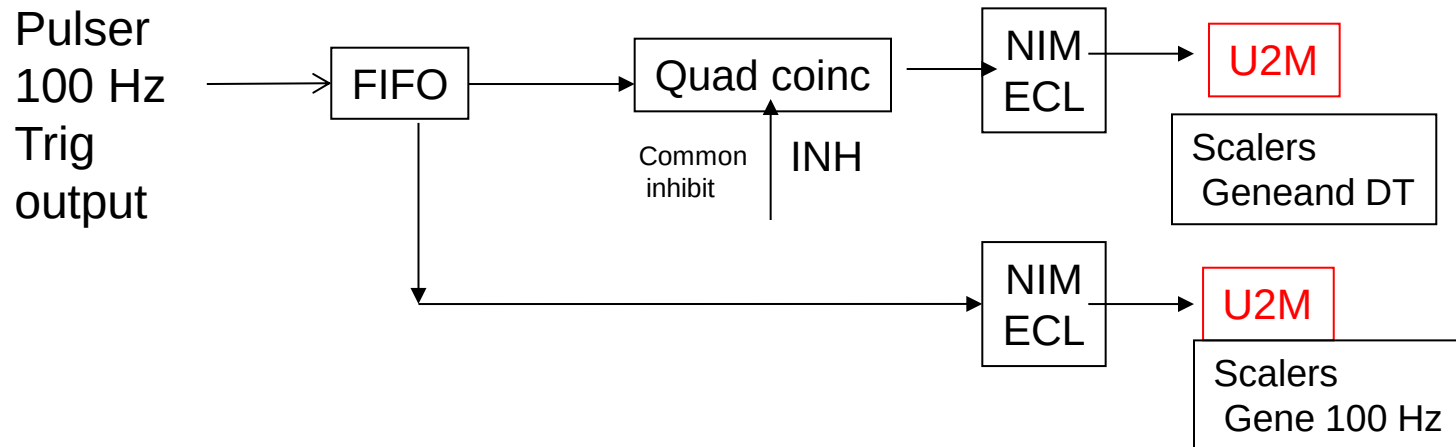
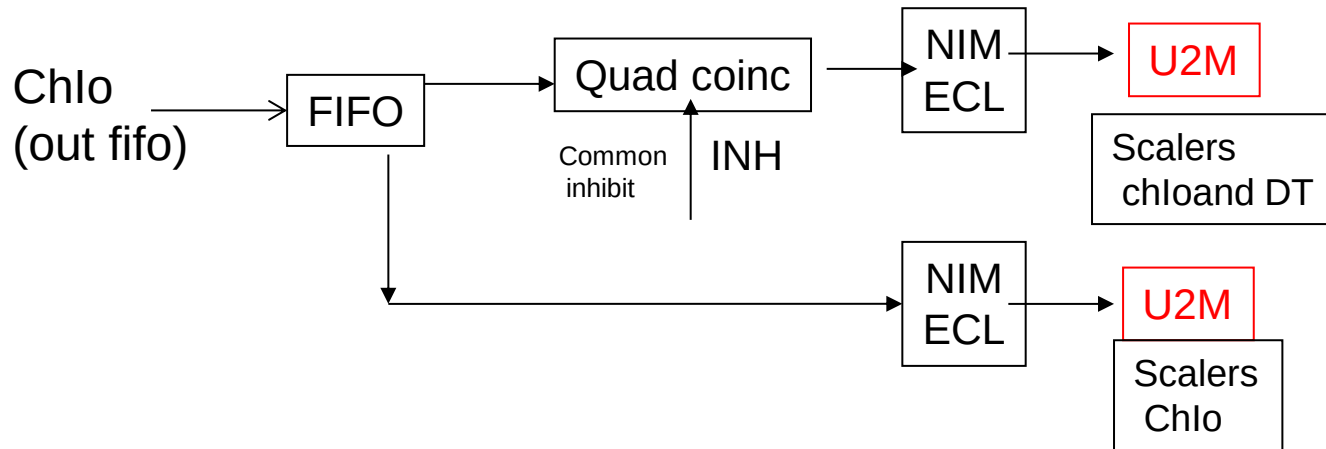
FAG à 200 ns

QDC CATS Validation Gate 0.3 μ s (avant 1.2 μ s)

Vérification du temps mort avec un pulser, à mettre dans les échelles
+prévoir des coinc avec groupes de détection Cats, Chlo



Electronics E748– U2M-coinc TM TO BE DONE
à discuter/réviser



GAMER à discuter/réviser

File Utilities Update Acquisition Visualization Option Reserved Help

Add Crate Delete Crate Online

VXI_1_1 VXI_2_1 VME1 VXI_1 VME2

VXI Crate : 1 Cpu : ganlx9 Add Module Delete Module Move module Change CPU

INSPECTION GAMER2_1_2 QDC2_1_4 QDC2_1_5 QDC2_1_6 QDC2_1_7 QDC2_1_8 ADC2_1_9

[GAMER2_1_2 Slot(2), Type(GAMER)]

User Interface Generic Interface Parameters

☒ **Autorisation du séquenceur**

Chronogramme

zoom - ZOOM + Lin-X Lin-Y GAMER

Signaux

MTI VAL INH CT MRST RELEASE DT

0.0 -1.276 7.446 16.169 24.892 33.615 42.338 51.061

uS

Configuration Mode

Déclenchement du séquenceur sur un des MTI

Autorisation du rejet externe ☐

Général

Trigger ●

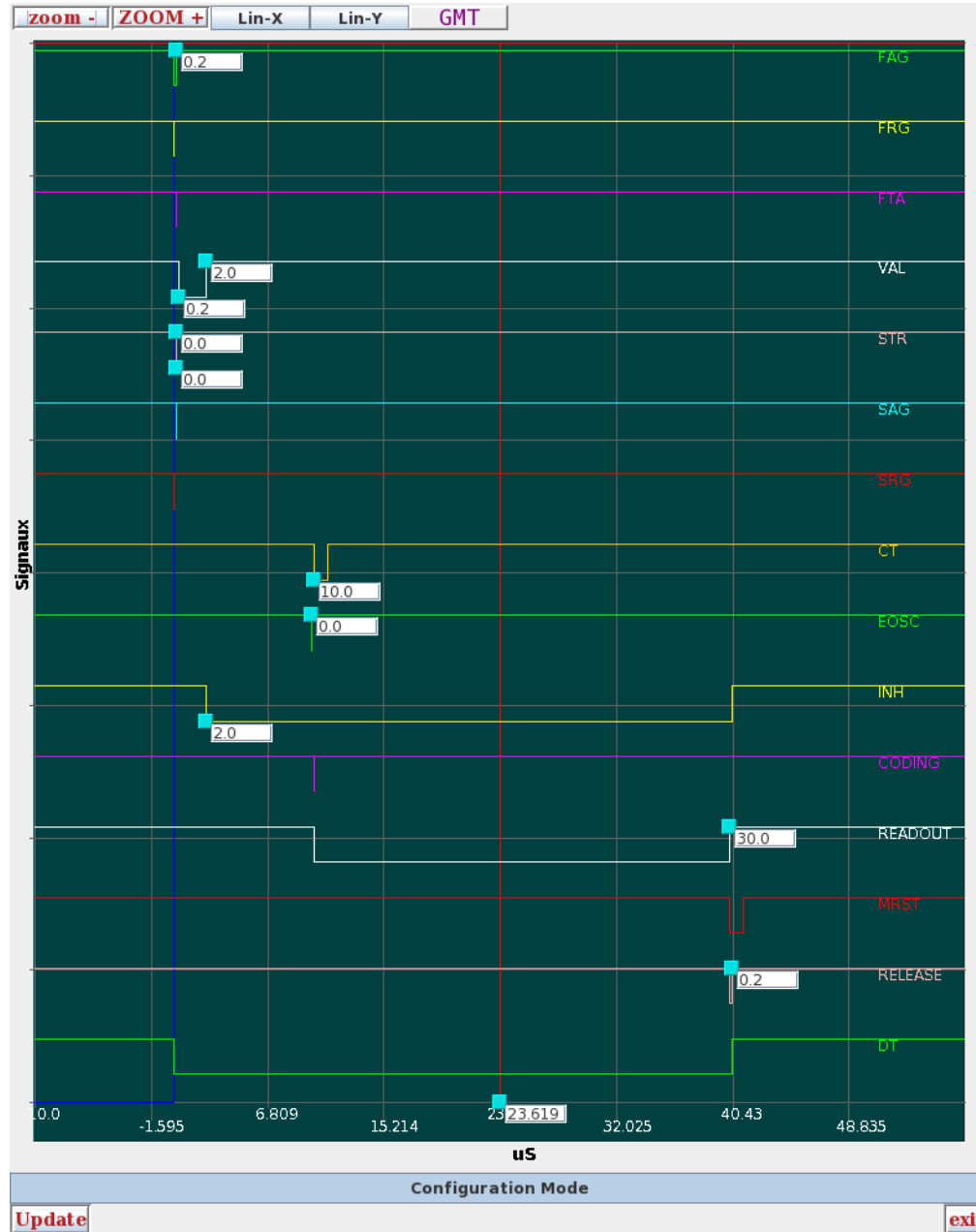
Couplage ●

Automate de Lecture chassis ●

Timer & Générateur d'impu... ●

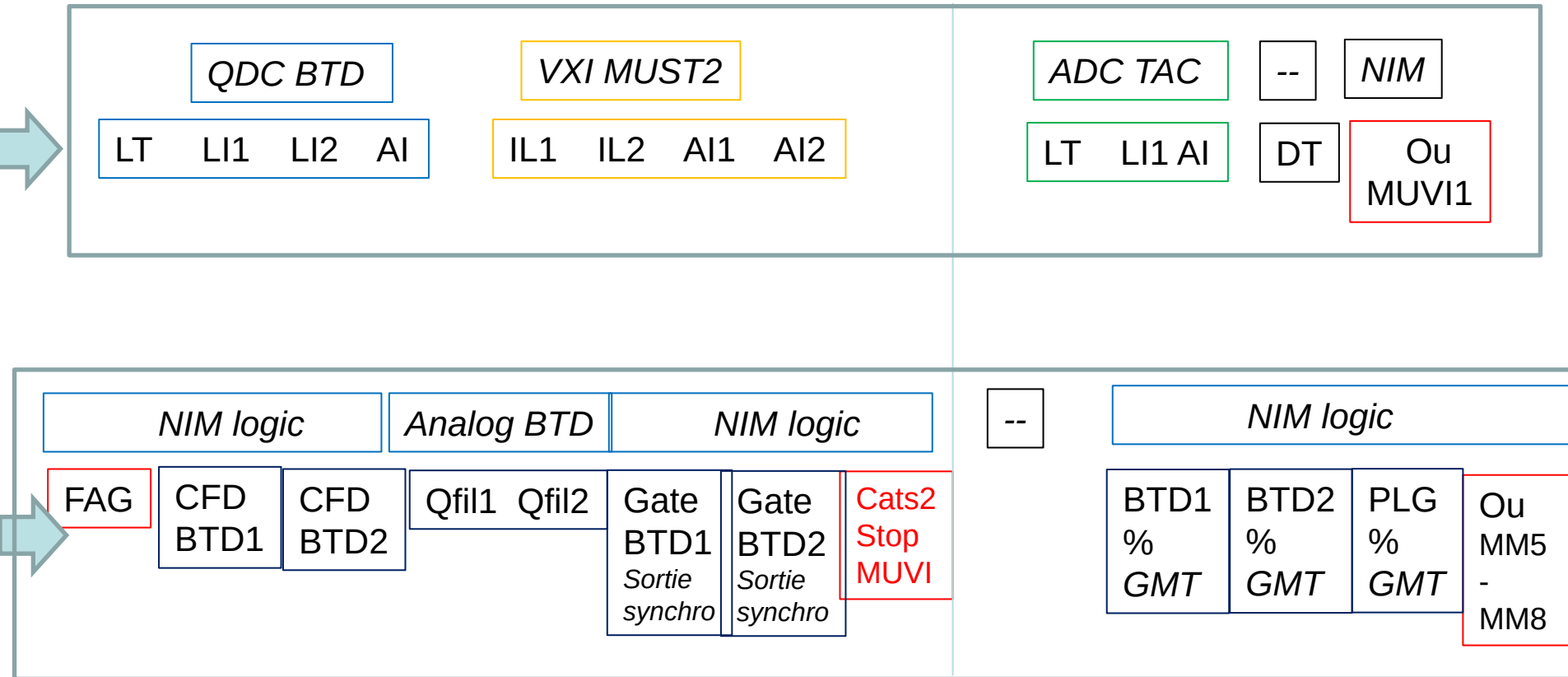
Expert mode

GMT/CHRONO GMT MUST2 FAG 200 ns ; CT 10µs à discuter/réviser



E748 SIGNALS VISUALIZATION - Lignes d'inspection

à discuter/réviser



TAC DAQ MUST2 coded in ADC in VXI2

(same VXI as QDC CATS)

Integration gate; 16384cx Channels 1 to 16 (add 0 to 15) logic G1 FAG

Timing Electronics E748

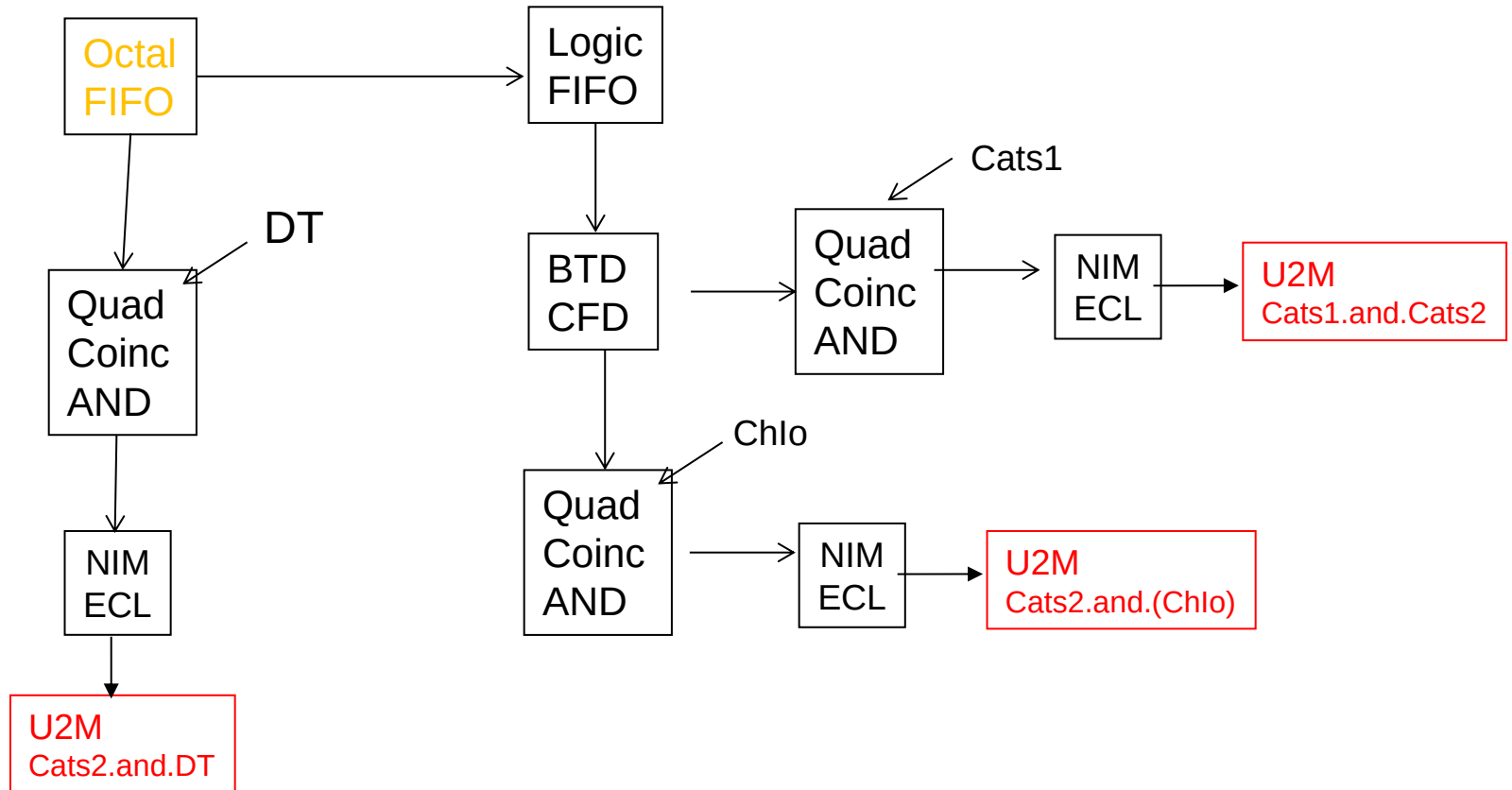
à discuter/réviser

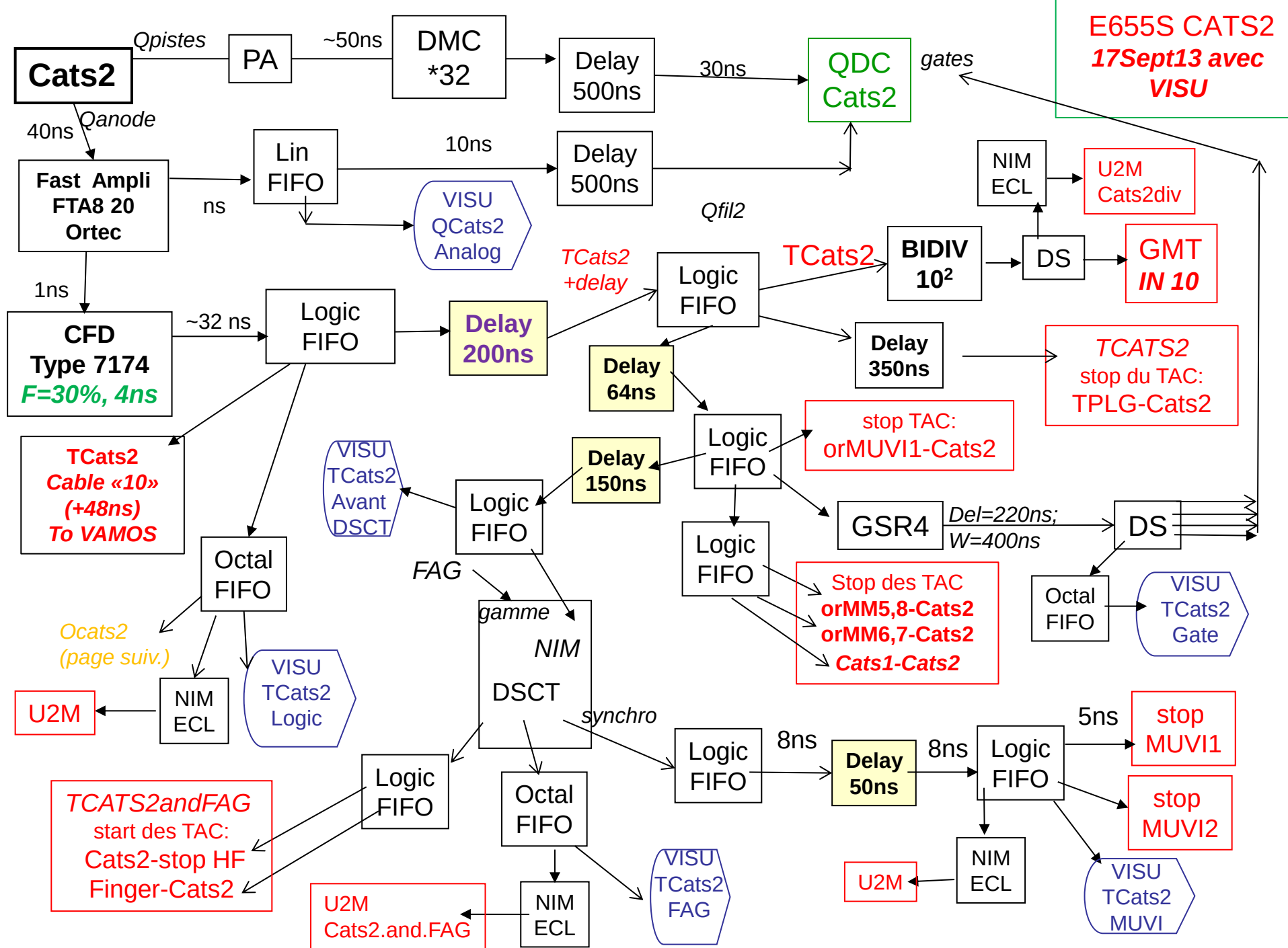
PARAM	START	STOP	RANGE (calib cx/ns)	ADC channel
T_Cats12	CATS1(fag)	CATS2(fag) →CATS2(direct)	200 ns	voie 1 add0
T_ouMust2_Cats1	ouMust2 (MUVI ordi +discr LE +FIFO >>>start TAC)	CATS1(fag) →CATS1(direct)	500 ns	voie 2 add 1
T_ouMust2_Cats2	ouMust2	CATS2(fag) →CATS2(direct)	500 ns	voie 3 add 2
T_chlo_Cats2	Chlo (+delay?)	CATS1(fag) → CATS1(+150?ns)	1μs	voie 4 add 3
T_chlo_Cats2	Chlo (+delay?)	CATS2(fag) → CATS2(+150?ns)	1μs	voie 5 add 4
Other solution ? T_chlo_Cats2	CATS1(fag) → CATS1 (+150?ns)	Chlo (+delay?)	1μs	voie 4 add 3
Other solution ? T_chlo_Cats2	CATS2(fag) → CATS2(+150?ns)	Chlo (+delay?)	1μs	voie 5 add 4

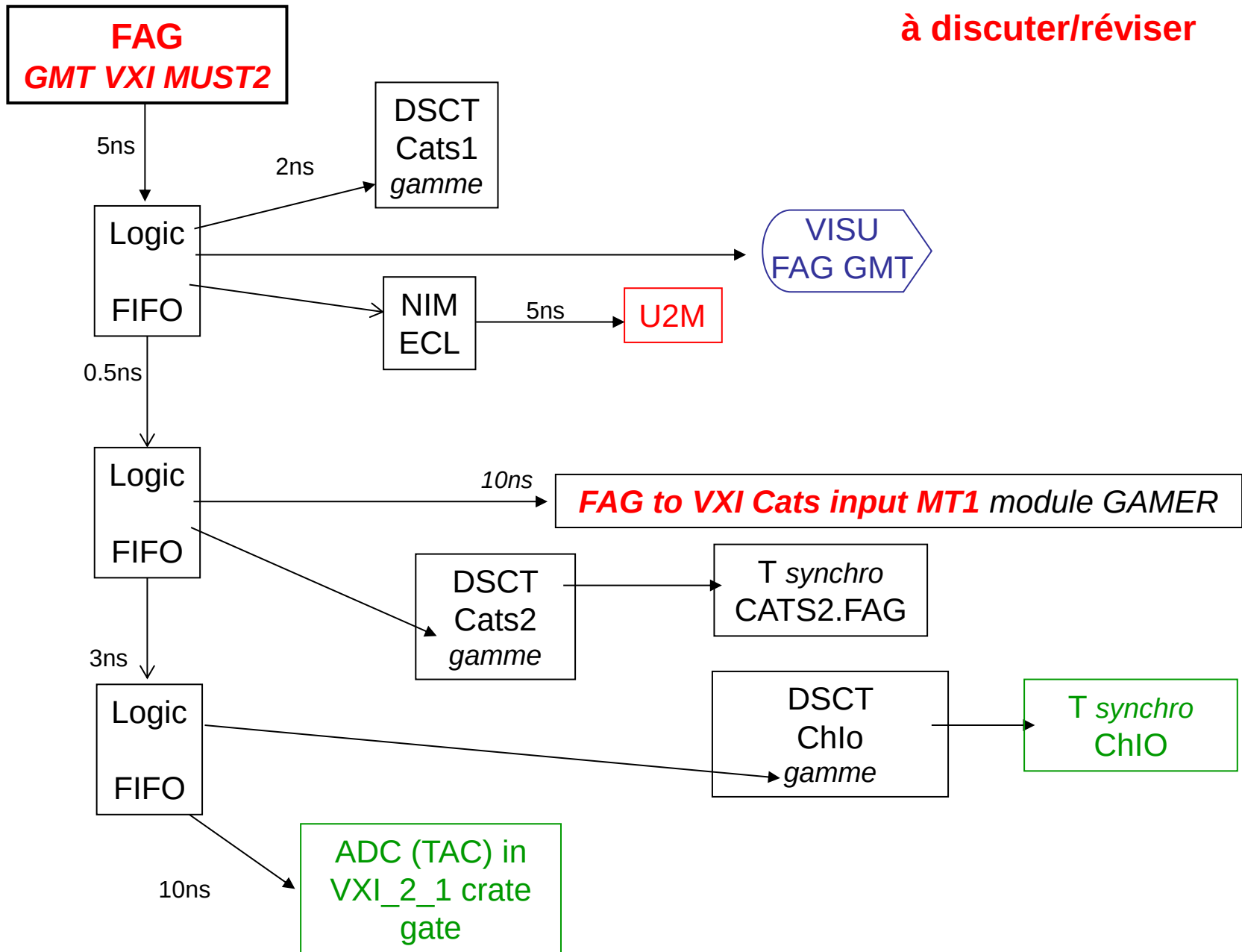
Coincidence with CATS2 ?

à discuter/réviser

Ocats2







Réglages en cours de manip E655S

configuration of the VXI crates